

基于三值多样性粒子群算法的 MPRM 电路综合优化

俞海珍,汪鹏君,张会红,万 凯

(宁波大学电路与系统研究所,浙江宁波 315211)

摘 要: 通过对离散三值粒子群算法的研究,提出一种三值多样性粒子群算法以求解 MPRM (Mixed-Polarity Reed-Muller, MPRM) 电路综合优化问题. 首先根据混合极性 XNOR/OR 展开式的特点和几率换算法则,推导出三值粒子群算法的运动方程,在此基础上,采用广泛学习策略和三值变异操作进行算法改进;然后建立三值多样性粒子群算法的粒子与 MPRM 电路极性的参数映射关系,结合估计模型和 XNOR/OR 电路混合极性转换方法,将所提算法应用于 MPRM 电路的最佳功耗和面积积极性搜索;最后对 10 个 PLA 格式 MCNC Benchmark 电路进行测试. 结果表明:与已发表的方法相比,该文的优化算法表现出了总体显著性的性能优势.

关键词: 三值多样性粒子群算法; MPRM 电路; 逻辑优化; 极性转换

中图分类号: TN79 **文献标识码:** A **文章编号:** 0372-2112 (2017)07-1601-07

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.3969/j.issn.0372-2112.2017.07.008

Optimization of MPRM Circuits Based on Ternary Diversity Particle Swarm Optimization

YU Hai-zhen, WANG Peng-jun, ZHANG Hui-hong, WAN Kai

(Institute of Circuits and Systems, Ningbo University, Ningbo, Zhejiang 315211, China)

Abstract: Based on the research of discrete ternary particle swarm optimization, the ternary diversity particle swarm optimization (TDPSO) is proposed for optimization of mixed polarity Reed-Muller circuits (MPRM). According to the characteristics of mixed polarity XNOR/OR expression and probabilistic transition rules, motion equation of discrete ternary particle swarm optimization (DTPSO) is deduced. On the basis of DTPSO, a TDPSO algorithm is proposed by introducing extensive learning and ternary mutation. A mathematic mode for area and low power dissipation is built and mixed polarity conversion of XNOR/OR circuits is improved. Then on the basis of parameter mapping relations between particle and polarity, TDPSO is introduced to search the best polarity for power and area of MPRM circuits. Finally, the proposed algorithm is tested on ten circuits from MCNC benchmark circuits, and the experimental results show that the algorithm significantly outperforms the reported method.

Key words: TDPSO algorithm; MPRM circuits; logic optimization; polarity conversion

1 引言

数字逻辑电路既可以用基于 AND/OR/NOT 运算的 Boolean 逻辑,也可以用基于 XOR/AND 或 XNOR/OR 运算的 Reed-Muller (RM) 逻辑来实现. 目前,基于传统 Boolean 逻辑的电路综合优化技术已经相当的成熟,建立了相对系统的自动设计方案,并且成功应用于各种

商业 EDA 软件,如 Synopsys、Mentor 和 Graphics Cadence 公司的产品等. 研究表明采用或部分采用 RM 逻辑进行设计可得到性能上的极大改进与提升^[1]. 与 Boolean 逻辑实现的电路相比,用 RM 形式表示的部分电路具有更紧凑的结构,如:算术电路、奇偶校验电路、通信电路等^[2,3];用 RM 形式实现的逻辑电路具有良好的可测试性^[4,5],这尤其适合于可测试性方面的设计,从而为

收稿日期:2016-05-10; 修回日期:2017-04-15; 责任编辑:孙瑶

基金项目:国家自然科学基金 (No. 61306041, No. 61234002); 宁波市自然科学基金 (No. 2016A610065, No. 2016A10092); 学校科研基金 (No. XKL15D225)

解决当前 IC 测试验证难题提供了一套切实可行的方案。

固定极性 RM (Fixed-Polarity Reed-Muller, FPRM) 展开式和混合极性 RM (Mixed-Polarity Reed-Muller, MPRM) 展开式是两种常见的 RM 逻辑展开式。对于 n 输入 RM 逻辑电路, FPRM 展开式的极性个数是 MPRM 展开式的 $(2/3)^n$, 且 MPRM 展开式的极性包括 FPRM 展开式的所有极性, 所以在逻辑综合优化时, MPRM 电路的优化结果在功耗、面积等方面的性能均优于 FPRM 电路。然而, MPRM 电路的巨大极性搜索空间也导致其电路性能优化的时间和空间复杂度都高于 FPRM 电路, 因此, 在 MPRM 逻辑电路的优化理论和求解方法上迫切需要新的突破。枚举法^[6-8]和遗传算法^[9-12]是目前 MPRM 逻辑电路优化中常用的两种方法。考虑到枚举法对大规模 MPRM 逻辑电路优化在运行时间上不可行以及遗传算法在种群的多样性保持机制差、收敛速度慢、局部寻优能力弱等方面的缺陷, 为了确保 MPRM 逻辑电路优化算法在多项式时间内高效地求解该优化问题, 对于优化空间巨大的 MPRM 逻辑电路需要寻求并行搜索能力和搜索效率更强的智能优化算法。粒子群优化 (Particle Swarm Optimization, PSO) 算法是一种新兴的基于群体智慧的全局优化算法, 具有内在的并行搜索机制, 特别适用于解决传统方法难以奏效的复杂优化问题。其核心思想是利用信息共享机制, 粒子之间相互借鉴经验, 促进种群的发展。随着对算法的不断改进, 粒子群优化算法已经被证明能有效解决许多离散问题^[13]。鉴于此, 通过对离散三值粒子群算法的研究, 针对混合极性的特征, 在文献[14]基础上, 主要作了如下改进: ①采用广泛学习策略, 每间隔固定的进化代数就随机改变粒子的拓扑模型, 增加粒子的多样性, 使得算法能够克服早熟的问题; ②当粒子种群飞行速度减弱时, 采用三值变异操作, 从而引导其跳出局部最优。加入 ①和②这两种多样性策略, 提出三值多样性粒子群算法 (Ternary Diversity Particle Swarm Optimization, TDP-SO)。利用所提 TDPSO 算法对 MPRM 电路进行最佳功耗和面积的综合优化。首先, 建立混合极性 XNOR/OR 电路功耗和面积估计模型; 然后, 建立 TDPSO 算法的粒子与混合极性 XNOR/OR 电路极性的参数映射关系, 结合混合极性转换技术, 将 TDPSO 应用于 MPRM 电路的最佳极性搜索中, 实现 MPRM 电路功耗和面积综合优化; 最后, 通过实验验证该算法具有更好的寻优效率。

2 MPRM 电路面积和功耗估计模型

目前对 MPRM 逻辑综合优化的研究主要分布在 XOR/AND 上, 对 XNOR/OR 的研究相对较少, 而针对某些电路, 基于 XNOR/OR 逻辑形式的表述更为简单。因

此, 本文针对 XNOR/OR 运算的 MPRM 电路展开研究。任意 n 变量的逻辑函数极性 P 对应的 XNOR/OR 展开式可表示为

$$f^P(x_{n-1}, x_{n-2}, \dots, x_0) = \odot \prod_{i=0}^{2^i-1} (d_i + S_i) \quad (1)$$

其中, P 为极性, 其三进制数表示形式为 $p_{n-1}p_{n-2}\dots p_0$; 下标 i 的二进制形式可表示为 $i_{n-1}i_{n-2}\dots i_0$; $\odot \prod$ 是同或操作; S_i 为 OR 操作, 即: $S_i = \tilde{x}_{n-1} + \tilde{x}_{n-2} + \dots + \tilde{x}_0$, $d_i \in \{0, 1\}$, 表示 S_i 项是否在展开式中出现。由式(1)可知, MPRM 展开式只由多输入 XNOR 和多输入 OR 操作组成, 因此可用 XNOR 和 OR 操作的项数来间接衡量 MPRM 电路面积大小。而逻辑操作的输入输出关系繁简不一, 因此在面积估计之前先将多输入逻辑操作分解成二输入操作, 再将二输入 XNOR 和二输入 OR 操作的项数之和表示电路面积。

由式(1)可知, 多输入 OR 操作 S_i 可分解为 m_i 个二输入 OR 操作, 则

$$m_i = \sum_{k=0}^{n-1} \tilde{i}_k - 1 \quad (2)$$

分解成二输入 OR 操作和二输入 XNOR 操作, 它们的项数计算公式分别是:

$$\text{No_of_OR} = \sum_{i=0}^{2^i-1} (\tilde{d}_i \cdot (\sum_{k=0}^{n-1} \tilde{i}_k - 1)) \quad (3)$$

$$\text{No_of_XNOR} = \sum_{i=0}^{2^i-1} \tilde{d}_i - 1 \quad (4)$$

因此, MPRM 电路面积 E_{area} 可表示为:

$$E_{\text{area}} = \text{No_of_OR} + \text{No_of_XNOR} \\ = \sum_{i=0}^{2^i-1} \tilde{d}_i \cdot \sum_{k=0}^{n-1} \tilde{i}_k - 1 \quad (5)$$

CMOS 电路是当前集成电路的主流形式, 在目前工艺条件下, 动态功耗是 CMOS 电路功耗的重要组成部分, 主要由负载电容的充放电引起, 对于一个由 n 个门组成的电路, 其总的动态功耗可以表示为:

$$E_{\text{pow}} = \frac{1}{2} V_{\text{dd}}^2 f_{\text{clk}} \sum_{i=1}^n C_L^i E_{\text{swd}}^i \quad (6)$$

其中, V_{dd} 是供应电压, f_{clk} 是时钟频率, C_L^i 是门 i 的输出负载电容, E_{swd}^i 是门 i 在每个时钟周期里的平均跳变次数, 称为开关活动性。在逻辑综合阶段, 往往只有 E_{swd}^i 是可控的, 而且与功耗存在正比关系, 因此开关活动性的大小直接反映了电路功耗的大小。而门电路的开关活动性可通过其输出端的信号概率得到, 静态逻辑在 CMOS 电路中更为常见, 因此本文开关活动性的计算将围绕静态逻辑展开, 其开关活动性计算公式为:

$$E_{\text{swd}}^i = 2P(g)(1 - P(g)) \quad (7)$$

其中, $P(g)$ 表示输出信号概率, 可利用输入信号概率通过信号几率传递算法来获得, 将多输入 XNOR 项和 OR

项分解成一系列二输入 XNOR 项和 OR 项的功耗,分解算法参考文献[15,16].最后,将 XNOR 门和 OR 门的开关活动性相加,获得整个 MPRM 电路的开关活动性,并以此值衡量电路的功耗.

3 三值多样性粒子群算法及其应用

3.1 离散三值粒子群算法

1997 年 Kennedy 和 Eberhart 又提出了 PSO 算法的离散二进制版本(BPSO),使得粒子群算法进入离散领域.

由于 MPRM 展开式对应的极性是离散三值的,如果采用二进制编码,则每一位极性要用 2 位二进制表示,范围是[0,3].但是在 MPRM 电路中 3 是冗余的,没有用于极性表述,这将会降低算法的效率.针对这一问题,提出离散三值 PSO 算法^[14],该算法与 BPSO 算法不同之处在于每个粒子的每一位只有三个状态,分别是 0 态、1 态和 2 态,本文采用三进制编码形式, $\{0,1,2\}$ 的取值服从正态分布 $N(S_{id}, \sigma(M-1))$, 其与 PSO 算法最重要的区别在于粒子位置方程,离散三值 PSO 的位置更新公式如下^[14]:

$$x_{id}^{t+1} = \text{round}(S_{id} + 2 \times \sigma \times \text{randn}(1)) \quad (8)$$

$$S_{id} = \frac{3}{1 + e^{-v_{id}^{t+1}}} \quad (9)$$

$$x_{id}^{t+1} = \begin{cases} 2, & x_{id}^{t+1} > 2 \\ 0, & x_{id}^{t+1} < 0 \end{cases} \quad (10)$$

其中, $\text{randn}()$ 表示标准正态分布函数, $\text{round}()$ 的作用是对括号内的数值进行四舍五入处理,其返回值为整数.速度不再是位置的步长,而是决定位置的一种概率,通过 sigmoid 函数和服从标准正态分布的随机数来约束位置,选中位置的概率与该位置离 S_{id} 的距离成反比,并可以证明概率之和为 1,即: $\sum_{m=0}^2 P(x_{id} = m | S_{id}) = 1$.

3.2 保持种群多样性策略

(1) 广泛学习策略

与连续 PSO 和 BPSO 一样,离散三值 PSO 算法的粒子也是只向两个榜样学习,即个体最优位置,全局最优位置,考虑到每个粒子都有可能存在好的维度,可以被其他粒子学习,鉴此改进算法,种群粒子随机选择 m 维向 P_{gbest}^t 的相应维度学习,在随机选择若干维度向一些随机粒子的局部最优位置 P_j^t 学习,最后剩下的维度向自身 P_i^t 的相应维度学习.当 $m=0$ 时, P_{gbest}^t 似乎没有被选择到,其实 P_{gbest}^t 也只是某个粒子的 P_i^t . 所以同样有机会被其他粒子学习.每间隔一定的进化代数,算法随机地改变粒子的拓扑模型,增加粒子的多样性.因此,针对每一维,粒子的速度公式改为如下:

$$v_{id}^{t+1} = wv_{id}^t + c_1 r_1 (P_{\text{gbest}}^t - x_{id}^t) \quad (11)$$

$$v_{id}^{t+1} = wv_{id}^t + c_2 r_2 (P_j^t - x_{id}^t) \quad (12)$$

$$v_{id}^{t+1} = wv_{id}^t + c_3 r_3 (P_i^t - x_{id}^t) \quad (13)$$

上述三个式子分别对应粒子的具体某一维向 P_{gbest}^t 、随机粒子的 P_j^t 、自身的粒子的 P_i^t 相应维度学习.该算法有一个明显的优点,粒子的各维度都是相互独立学习的,不像标准的 PSO 算法,粒子的所有维度都是统一向两个局部、全局最优学习.又因为粒子的所有维度决定了适应度值,当粒子的一个维度靠近最优位置的维度时,可能存在其他维度适应度值降低,那么这相当于好的基因可能失去,这种增加粒子多样性的策略能有效地克服算法的早熟收敛问题.在本文中,事先设定三分之一的维度分别向全局最优,随机粒子的局部最优,自身粒子的局部最优学习.

(2) 三值变异操作

变异运算是遗传算法中的一个基本操作,将其引入 TDPSO 算法中,当粒子种群的寻优能力减弱时,采用变异操作以保持粒子群的多样性,引导其跳出局部最优.由于粒子对应于混合极性 RM 电路的极性,混合极性是 0、1、2 三进制数表示的,因此设计了一种三进制变异,其具体操作是:从群体中随机地选取若干个体,并以概率 P_m 进行变异,即:产生一个 $[0,1,0]$ 之间的随机数 b ,如果 $b < P_m$,那么产生一个变异位置 $s \in [0, n-1]$,其中 n 为染色体长度,对第 s 位进行变异操作,将 0 变为 2, 2 变为 1, 1 变为 0,如图 1 所示.

1020020021 → 1020220021
Before After

图1 三进制变异

PSO 算法具有易于实现、精度高、收敛快等优点,但是在搜索过程中粒子间快速的信息流动会使粒子聚集在一起,以至于种群多样性快速下降,导致种群适应度停滞,陷入局部最优解,出现早熟收敛问题.为了克服算法这种缺陷,故采取上述两种方法,即:加入广泛学习策略和三值变异操作,以保持种群多样性,提高算法优化效果,并称之为三值多样性粒子群算法.

3.3 三值多样性粒子群算法在 MPRM 电路综合优化上的应用

(1) TDPSO 中粒子与极性的参数映射和适应度函数

对于 n 个输入变量的逻辑函数而言,其具有 3^n 个不同的混合极性,同时对应着 3^n 个不同的 XNOR/OR 展开式,利用 TDPSO 算法寻找最佳混合极性,其对应的 MPRM 电路为最优.将极性的三进制代码作为算法的编码,并与 TDPSO 的位置 x_{id}^t 相对应,粒子的搜索空间维数由电路的输入变量数确定,则任一极性可表示为粒子 i 在第 t 次迭代的位置 $x_i^t = (x_{i1}^t, x_{i2}^t, \dots, x_{in}^t)^T$, $x_{id}^t \in \{0,1,2\}$,

2}, 0 \leq d \leq n-1, 其中 n 是混合极性 XNOR/OR 电路输入变量的个数。

成本函数是衡量电路性能的标准, 适应度函数值越小, 通常意味着电路性能越好. 利用分量加权求和法建立面积和功耗综合优化的适应度函数, 极性 P 的 MPRM 电路适应度函数 $\text{fitness}(p)$ 为:

$$\text{fitness}(p) = \omega \times E_{\text{area}}(p) / E_{\text{area_max}} + (1 - \omega) \times E_{\text{pow}}(p) / E_{\text{pow_max}} \quad (14)$$

其中, $E_{\text{area}}(p)$ 和 $E_{\text{pow}}(p)$ 分别为在极性 P 下 MPRM 电路的面积和功耗估计值, $E_{\text{area_max}}$ 和 $E_{\text{pow_max}}$ 分别为 MPRM 电路的最大面积和最大功耗估计值; ω 为权重值, 当 $\omega = 0$ 时, 进行功耗最优化; 当 $\omega = 1$ 时, 进行面积最优化; 当 $0 \leq \omega \leq 1$ 时, 进行功耗与面积综合优化。

(2) 算法描述

结合以上所述的 TDPSO 算法和混合极性 XNOR/OR 电路的极性转换^[15], 提出基于三值多样性粒子群算法的 MPRM 电路功耗和面积优化算法, 算法流程如图 2 所示。

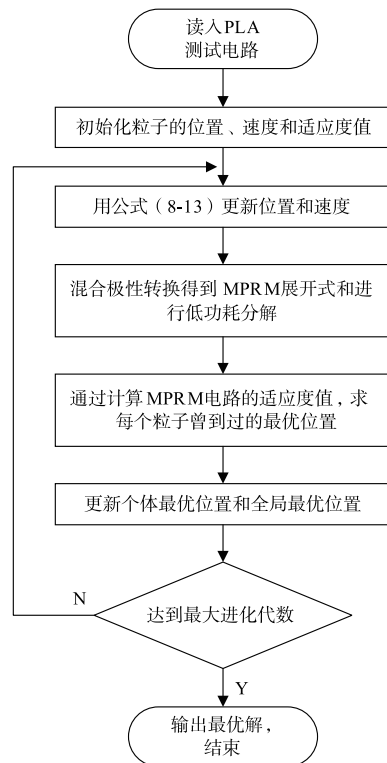


图2 基于TDPSO算法MPRM电路功耗和面积优化流程图

算法流程描述为:

step 1 读入 PLA 格式测试电路, 初始化粒子群位置、速度和个体最优位置, 并且根据适应度函数, 计算出初始种群的适应度值;

step 2 通过速度和位置的更新操作, 得到下一代粒子群;

step 3 调用混合极性 XNOR/OR 电路的极性转换

方法, 得到每个粒子对应极性下的 MPRM 逻辑展开式, 并据此获得 MPRM 电路的 XNOR/OR 操作项;

step 4 进行 OR 门和 XNOR 门的低功耗分解, 获得混合极性 RM 电路的开关活动性, 计算个体适应度值, 更新个体最优位置和全局最优位置;

step 5 若已达到最大进化代数, 则输出最优解, 否则继续进化。

4 实验数据与分析

所提算法和文献[14~16]的算法均用 C 语言加以实现, 在 Windows XP 操作系统下, 通过 VC6.0 编译, 程序的硬件环境为 Intel Pentium (R) Dual-Core CPU (2.70GHz) 2G RAM, 测试电路均采用 PLA 格式 MCNC 基准电路, 在测试前, 用随机函数产生 20 个初始输入信号概率, 使得功耗估计模型所计算的开关活动性更接近实际情况, 产生的概率如下: 0.24, 0.76, 0.51, 0.14, 0.70, 0.32, 0.48, 0.81, 0.42, 0.97, 0.58, 0.27, 0.66, 0.12, 0.91, 0.53, 0.72, 0.39, 0.34, 0.83。

为了验证 TDPSO 算法的效率及其在混合极性 XNOR/OR 电路功耗和面积综合优化上的优越性, 使用文献[14~16]与所提出算法进行比较. 为了便于比较, 选取文献[15]采用的 10 个测试电路, 在实验中, 本算法的参数设置为: 初始惯性权重 $w_{\text{start}} = 0.9$, 终止惯性权重 $w_{\text{end}} = 0.4$, 线性递减策略, 学习因子 $c_1 = c_2 = 1.8$, $\sigma = 0.2$, $v_{\text{max}} = 6.0$, 总粒子数为 20~30, 最大进化代数为 200. 其优化结果如表 1、2 和 3 所示, 其中“name”表示测试电路的名称, “inputs”表示测试电路的输入变量个数; “area”表示电路的面积, “power”表示电路的功耗; “XNOR/OR”栏中数据表示在不同的权重 w 下经 TDPSO 算法优化后电路的面积和功耗。

图 3 为 TDPSO 和 TDPSO 算法对电路的面积性能优化曲线, 横坐标为权重 ω , 纵坐标为 10 个电路面积的平均值; 图 4 为 TDPSO 和 TDPSO 算法对电路的功耗性能优化曲线, 横坐标为权重 ω , 纵坐标为 10 个电路功耗的平均值. 由图 3 图 4 可知, 所提的 TDPSO 算法显著优于 DTPSO 算法; 将该算法用于混合极性 XNOR/OR 电路功耗和面积优化上是相当有效的. 本文所提算法要优于文献[15]所提 XNOR/OR 电路优化算法, 且平均节省电路功耗和面积分别为 42.3% 和 15.1%. 权重 ω 对电路优化性能的影响如图 5 所示: 当 $\omega = 0$ 时, 混合极性 XNOR/OR 电路侧重于功耗优化, 而对电路面积优化相对比较差; 当 $0 < \omega < 1$ 时, 能对混合极性 XNOR/OR 电路进行综合优化, 即, 综合考虑功耗和面积, 且当 $w \approx 0.8$ 时, 电路的功耗和面积综合优化最佳; 当 $\omega = 1$ 时, 混合极性 XNOR/OR 电路侧重于面积优化, 而对电路功耗优化相对比较差。

表 1 DTPSO 和 TDPSO 算法在 MCNC Benchmark 电路上的面积性能对比结果

benchmark	inputs	DTPSO ^[14]					TDPSO				
		w = 0.0	w = 0.25	w = 0.5	w = 0.75	w = 1.0	w = 0.0	w = 0.25	w = 0.5	w = 0.75	w = 1.0
Squar5	5	3	3	3	3	2	3	3	3	3	2
Inc	7	56	56	56	56	30	39	39	39	39	30
Con1	7	24	24	42	46	23	24	24	24	24	21
Rd84	8	140	140	140	57	56	60	60	60	57	56
Sqrt8	8	142	142	142	142	106	112	112	112	112	97
9sym	9	1163	1163	1163	1163	644	871	871	871	871	635
Clip	9	366	366	366	366	260	366	366	366	366	260
Ex1010	10	1679	1679	1679	1679	1679	1679	1679	1679	1679	1679
Sao2	10	128	128	128	128	127	128	128	128	128	127
t481	16	128	128	154	154	39	47	47	47	47	39

表 2 DTPSO 和 TDPSO 算法在 MCNC Benchmark 电路上的功耗性能对比结果

benchmark	inputs	DTPSO ^[16]					TDPSO				
		w = 0.0	w = 0.25	w = 0.5	w = 0.75	w = 1.0	w = 0.0	w = 0.25	w = 0.5	w = 0.75	w = 1.0
Squar5	5	0.01	0.01	0.01	0.01	0.02	0.01	0.01	0.01	0.01	0.02
Inc	7	2.21	2.21	2.21	2.21	4.39	3	3	3	3	4.39
Con1	7	2.2	2.2	2.8	2.53	3.41	2.2	2.53	2.2	2.2	3.41
Rd84	8	13.15	13.15	13.15	11.59	18.93	9.3	9.3	9.3	10.46	18.92
Sqrt8	8	5.84	5.84	5.84	5.84	9.41	5.15	5.15	5.15	5.15	9.31
9sym	9	6.67	6.67	6.67	6.67	69.89	5.81	5.81	5.81	5.81	17.56
Clip	9	5.95	5.95	5.95	5.95	8.41	5.95	5.95	5.95	5.95	8.41
Ex1010	10	10.61	10.61	10.61	10.61	10.61	10.61	10.61	10.61	10.61	10.61
Sao2	10	0.15	0.15	0.15	0.15	0.16	0.14	0.14	0.14	0.14	0.14
t481	16	10.14	10.14	10.17	10.17	12.37	8.09	8.09	8.09	8.09	9.16

表 3 MCNC Benchmark 电路测试结果

Benchmark		Optimization of MPRM circuits based on TDPSO										FPRM ^[15]	
		w = 0.00		w = 0.25		w = 0.50		w = 0.75		w = 1.00			
name	inputs	area	power	area	power	area	power	area	power	area	power	area	power
Squar5	5	3	0.01	3	0.01	3	0.01	3	0.01	2	0.02	8	0.64
Inc	7	39	3.00	39	3.00	39	3.00	39	3.00	30	4.39	37	4.97
Con1	7	24	2.2	24	2.53	24	2.2	24	2.2	21	3.41	35	2.53
Rd84	8	60	9.30	60	9.30	60	9.30	57	10.64	56	18.92	57	10.64
Sqrt8	8	112	5.15	112	5.15	112	5.15	112	5.15	97	9.31	91	11.84
9sym	9	871	5.81	871	5.81	871	5.81	871	5.81	635	17.56	635	17.56
clip	9	366	5.95	366	5.95	366	5.95	366	5.95	260	8.41	441	8.63
Ex1010	10	1679	10.61	1679	10.61	1679	10.61	1679	10.61	1679	10.61	2318	61.30
Sao2	10	128	0.14	128	0.14	128	0.14	128	0.14	127	0.14	366	1.06
T481	16	47	8.09	47	8.09	47	8.09	47	8.09	39	9.16	39	9.16

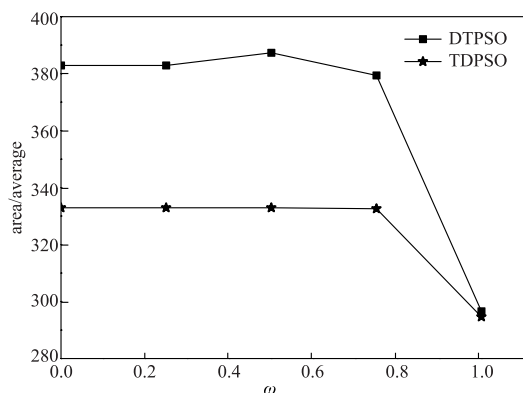


图3 DTPSO和TDPSO算法对电路的面积性能优化曲线

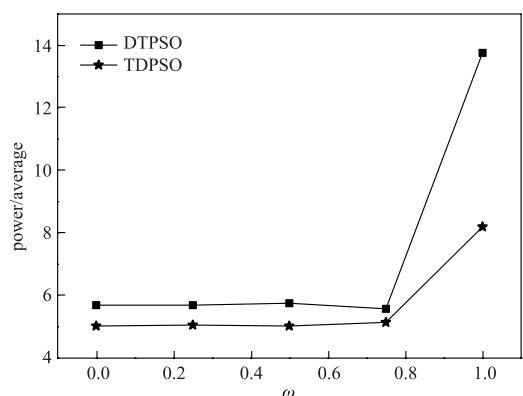


图4 DTPSO和TDPSO算法对电路的功耗性能优化曲线

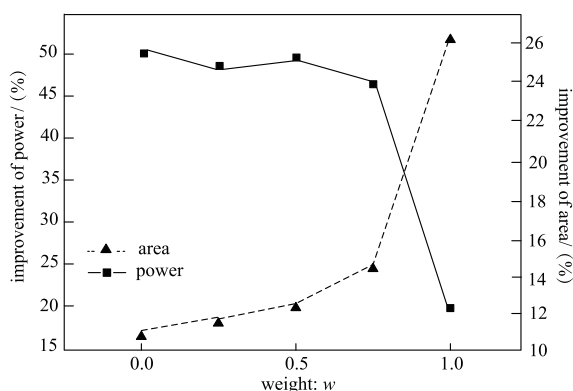


图5 权重w对MPRM电路优化性能的影响

5 结论

MPRM 电路功耗和面积综合优化是一种典型的 NP-hard 组合优化问题,亟需寻找一种快速有效的智能搜索算法.本文正是从这一需求出发,在离散三值粒子群算法基础上,加入了广泛学习思想和三值变异操作,以保持种群多样性策略,从而有效地克服算法的早熟收敛问题.然后根据混合极性 XNOR/OR 展开式的特点,结合功耗和面积估计模型,提出基于 TDPSO 的混合

极性 XNOR/OR 电路功耗和面积优化算法.并通过对 10 个 MCNC Benchmark 电路测试表明该算法能更好地收敛到最佳极性和优化电路.下一步工作将进一步研究粒子群优化算法在多值 Reed-Muller 电路中的应用.

参考文献

- [1] CICERO C, VICTOR G, NEUMANN L. The next-to-minimal weights of binary projective Reed-Muller codes [J]. IEEE Transactions on Information Theory, 2016, 62 (11): 6300 - 6303.
- [2] EMMANUEL A, AMIR S, AVI W. Reed-Muller codes for random erasures and errors [J]. IEEE Transactions on Information Theory, 2015, 61 (10): 5229 - 5252.
- [3] HRYNKIEWICZ E, POLOK D. Seeking for decomposition of a Boolean function in the Reed-Muller spectral domain by means of permutation between function variables [A]. Proceedings of the 21st International Conference Mixed Design of Integrated Circuits & Systems (MIXDES) [C]. Lviv: IEEE, 2014. 262 - 266.
- [4] WANG Lun-yao, XIA Yin-shui, CHEN Xie-xiong, ALMAINI A E A. Reed-Muller function optimization techniques with onset table [J]. Journal of Zhejiang University-SCIENCE C (Computer & Electronics), 2011, 12 (4): 288 - 296.
- [5] KHAN M H A. Design of reversible synchronous sequential circuits using pseudo Reed-Muller expressions [J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2014, 22 (11): 2278 - 2286.
- [6] 卜登立, 江建慧. 基于 Pareto 支配的 MPRM 电路面积与可靠性优化 [J]. 电子学报, 2016, 44 (11): 2653 - 2659. BU Deng-li, JIANG Jian-hui. Pareto dominance based area and reliability optimization of MPRM circuits [J]. Acta Electronica Sinica, 2016, 44 (11): 2653 - 2659. (in Chinese).
- [7] ABDESSAIED N, SOEKEN M, WILLE R, et al. Exact template matching using Boolean satisfiability [A]. IEEE 43rd International Symposium on Multiple-Valued Logic (ISMVL) [C]. Toyama: IEEE, 2013. 328 - 333.
- [8] JANKOVIC D, STANKOVIC R S, MORAGA C. Optimization of polynomial expressions by using the extended dual polarity [J]. IEEE Transactions on Computers, 2009, 58 (12): 1710 - 1725.
- [9] KIJAYAKUMARI C K, MYTHILI P, REKHA K et al. Optimal design of combinational logic circuits using genetic algorithm and Reed-Muller universal logic modules [A]. 2014 International Conference on Embedded Systems (ICES) [C]. USA: IEEE, 2014. 1 - 6.
- [10] STJEPAN P, CLAUDE C, SYLVAIN G, et al. Evolutionary algorithms for boolean functions in diverse domains of

- cryptography [J]. *Evolutionary Computation*, 2016, 24(4):667-694.
- [11] ZHANG H H, WANG P J, GU X S. Area optimization of fixed-polarity Reed-Muller circuits based on niche genetic algorithm [J]. *Chinese Journal of Electronics*, 2011, 20(1):27-30.
- [12] JASSANI B A AI, URQUHART N, ALMAINI A E A. Manipulation and optimisation techniques for Boolean logic [J]. *IET Computers & Digital Technology*, 2010, 4(3):227-239.
- [13] 符强, 汪鹏君, 童楠, 等. 基于多策略离散粒子群算法的 MPRM 电路延时与面积优化 [J]. *电子学报*, 2016, 44(5):1202-1207.
FU Qiang, WANG Peng-jun, TONG Nan, et al. Delay and area optimization for MPRM circuits based on multi-strategy discrete particle swarm optimization [J]. *Acta Electronica Sinica*, 2016, 44(5):1202-1207. (in Chinese)
- [14] YU Hai-zhen, WANG Peng-jun, WANG Di-shen. Discrete ternary particle swarm optimization for area optimization of MPRM circuits [J]. *Journal of Semiconductors*, 2013, 34(2):025011-1-025011-6.
- [15] 汪鹏君, 陆金刚. 基于 XNOR/OR 逻辑的低功耗最佳极性搜索 [J]. *电子学报*, 2008, 36(5):993-997.
WANG Peng-jun, LU Jin-gang. Searching the best polarity for low power dissipation based on XNOR/OR logic [J]. *Acta Electronica Sinica*, 2008, 36(5):993-997. (in Chinese)
- [16] 俞海珍, 汪迪生, 汪鹏君. 基于 DTPSO 算法的混合极性 XNOR/OR 电路功耗优化 [J]. *电路与系统学报*, 2013, 18(1):11-16.
YU H Z, WANG D S, WANG P J. Dissipation optimization of mixed polarity XNOR/OR circuits based on DTPSO [J]. *Journal of Circuits and Systems*, 2013, 18(1):11-16. (in Chinese)

作者简介



俞海珍 女, 1975 年出生, 浙江象山人, 博士, 高级实验师, 主要研究方向为低功耗集成电路理论与优化设计.

E-mail: yuhaizhen@nbu.edu.cn



汪鹏君 (通信作者) 男, 1966 年出生, 浙江奉化人, 博士、教授、博士生导师, 中国电子学会高级会员, 中国计算机学会高级会员, 中国电子学会电子线路与系统专业委员会委员, 中国计算机学会多值逻辑与模糊逻辑专业委员会委员. 主要研究方向为多值逻辑和低功耗集成电路理论与优化设计.

E-mail: wangpengjun@nbu.edu.cn